



深圳市海凌威电子科技有限公司  
*HLW Electronic Technology Co.,Ltd*

# HLW-YHX190

OTP-Based 8-Bit Microcontroller Series

数据手册

Version 1.06 - 3.27.2019



# 目 录

1. 单片机特点 .....	3
1.1. 系列特点 .....	3
1.2. 系统功能 .....	3
1.3. CPU 特点 .....	3
2. 系统概述和方框图.....	4
3. 引脚功能说明.....	5
4. 器件电气特性.....	8
4.1 直流交流电气特性 .....	8
4.2 工作范围 .....	9
4.3 IHRC 频率与 VDD 关系曲线图（校准到 16MHz） .....	10
4.4 ILRC 频率与 VDD 关系曲线图 .....	10
4.5 IHRC 频率与温度关系曲线图（校准到 16MHz） .....	11
4.6 ILRC 频率与温度关系曲线图 .....	11
4.7 工作电流与 VDD、系统时钟 CLK=ILRC/n 曲线图 .....	12
4.8 工作电流与 VDD、系统时钟 CLK=ILRC/n 曲线图 .....	13
4.9 引脚拉高电阻曲线图 .....	13
4.10 引脚输出驱动电流(Ioh)与灌电流(Iol) 曲线图 .....	14
4.11 引脚输出输入高电压与低电压(V <sub>IH</sub> / V <sub>IL</sub> ) 曲线图 .....	16
4.12 省电模式和掉电模式消耗电流 .....	16
4.13 内部 P-MOS 管工作参数 .....	17
5. 封装尺寸.....	18



## 1. 单片机特点

### 1.1. 系列特点

- u 不建议使用于 AC 阻容降压供电或有高 EFT 要求的应用。海凌威不对使用于此类应用而不达安规要求负责
- u 工作温度范围：-20°C ~ 70°C

### 1.2. 系统功能

型号	程序存储器	数据存储器 (byte)	最大 IO 数量
HLW-YHX190	1KW	64	6

- u 硬件 16 位定时器
- u 1 个 8 位硬件 PWM 生成器
- u 1 个通用比较器
- u 快速唤醒功能
- u 每个引脚都可弹性设定唤醒功能
- u 6 个带输入上拉电阻 IO 引脚，且做输出时具有可选的电流驱动能力
- u 时钟模式：内部高频振荡器、内部低频振荡器
- u 8 级 LVR 可选
- u 1 个外部中断输入引脚

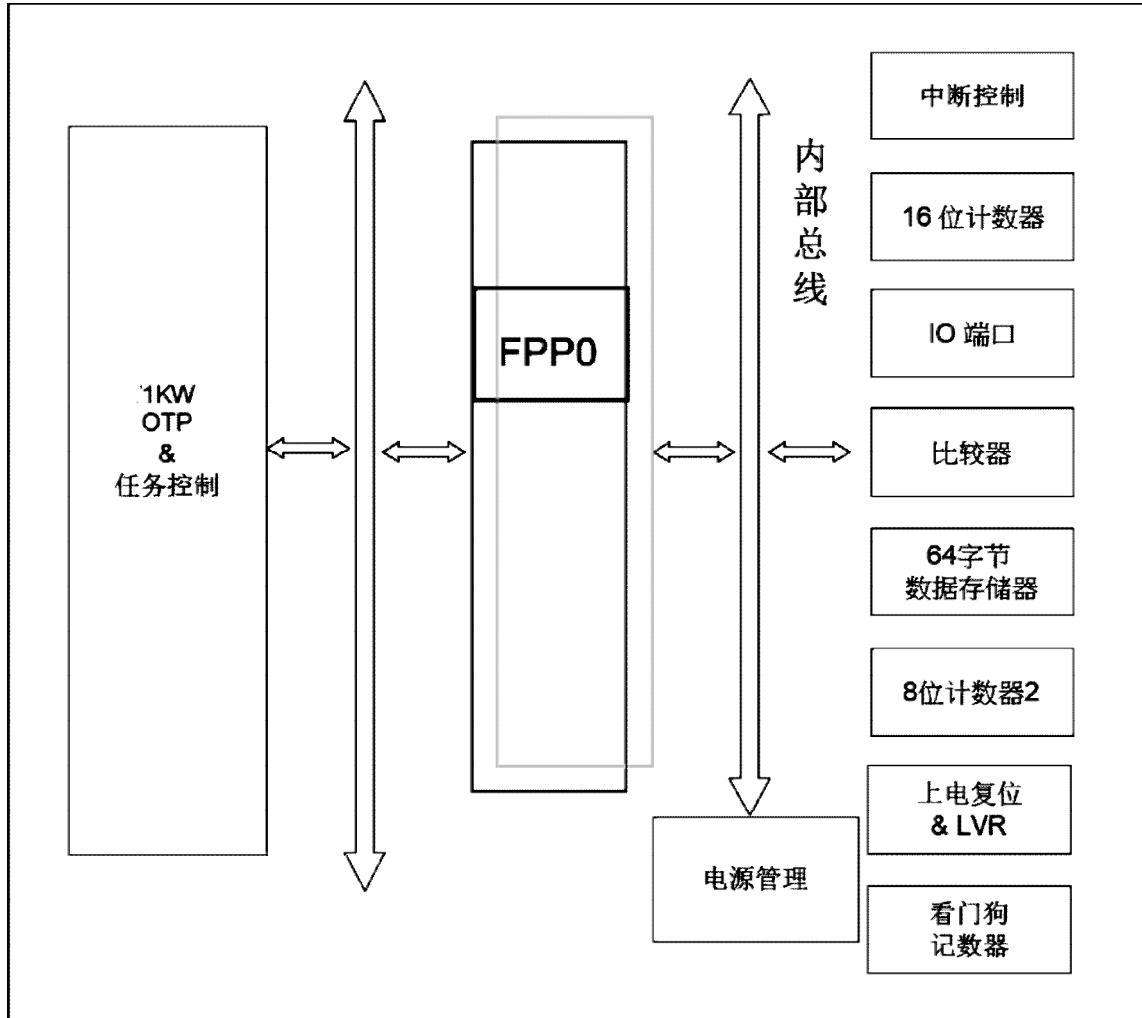
### 1.3. CPU 特点

- u 工作模式：单一处理单元的工作模式
- u 提供 79 条指令
- u 绝大部分指令都是单周期(1T)指令
- u 可程序设定的堆栈深度
- u 数据存取支持直接和间接寻址模式，用数据存储器即可当作间接寻址模式的数据指针(index pointer)
- u IO 地址以及存储地址空间互相独立



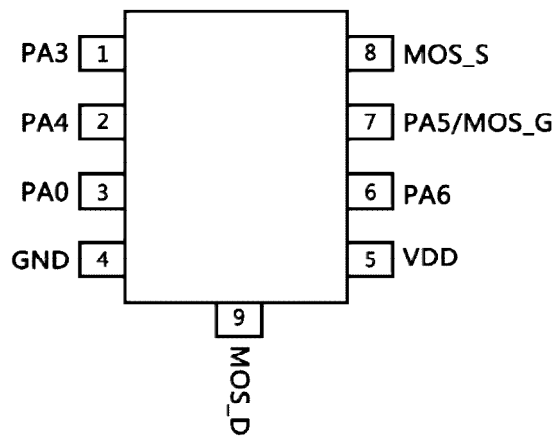
## 2. 系统概述和方框图

HLW-YHX190 是一个 IO 类型、完全静态，以 OTP 为程序存储基础的单片机。它运用 RISC 的架构基础使大部分的指令执行时间都是一个指令周期，只有少部分指令是需要两个指令周期。HLW-YHX190 内置 1KW OTP 程序内存以及 64 字节数据存储器；另外，HLW-YHX190 还提供一个 16 位的硬件计数器。





### 3. 引脚功能说明



HLW-YHX190(DFN8)



引脚名称	引脚&缓冲器类型	功能描述
MOS_S	CMOS	接内部 PMOS 管 S 极
MOS_D	CMOS	接内部 PMOS 管 D 极
PA6 / CIN-	IO ST / CMOS / Analog	此引脚可用做： (1) 端口 A 位 6，并可编程设定为输入或输出，弱上拉电阻模式。 (2) 比较器的负输入源。 当用做模拟输入功能时，为减少漏电流，请用 <b>padier</b> 寄存器位 6 关闭其数字输入功能。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <b>padier</b> 位 6 为“0”时，唤醒功能是被关闭的。
PA5 / MOS_G	IO ST / CMOS	此引脚可用做： (1) 当单片机的外部复位。 (2) 当端口 A 位 5，此引脚可以设定为输入或开漏输出(open drain)，弱上拉电阻模式。 (3) 接内部 PMOS 管 G 极 这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <b>padier</b> 位 5 为“0”时，唤醒功能是被关闭的。 另外，当此引脚设定成输入时，对于需要高抗干扰能力的系统，请串接 33Ω 电阻。
引脚名称	引脚&缓冲器类型	功能描述
PA4 / CIN+ / CIN- / TM2PWM	IO ST / CMOS / Analog	此引脚可用做： (1) 端口 A 位 4，并可编程设定为输入或输出，弱上拉电阻模式。 (2) 比较器的正输入源。 (3) 比较器的负输入源。 (4) 8 位计数器 Timer2 的输出。 当用做模拟输入功能时，为减少漏电流，请用 <b>padier</b> 寄存器位 4 关闭其数字输入功能。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <b>padier</b> 位 4 为“0”时，唤醒功能是被关闭的。



<p>PA3 / CIN- / TM2PWM</p>	<p>IO ST / CMOS / Analog</p>	<p>此引脚可用做：                      (1) 端口 A 位 3，并可编程设定为输入或输出，弱上拉电阻模式。                      (2) 比较器的负输入源。                      (3) 8 位计数器 Timer2 的输出。                      当用做模拟输入功能时，为减少漏电流，请用 <b>padier</b> 寄存器位 3 关闭其数字输入功能。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <b>padier</b> 位 3 为“0”时，唤醒功能是被关闭的。</p>
<p>PA0 / INT0 / CO</p>	<p>IO ST / CMOS</p>	<p>此引脚可用做：                      (1) 端口 A 位 0，并可编程设定为输入或输出，弱上拉电阻模式。                      (2) 外部引脚中断 0，上升沿和下降沿都可触发中断。                      (3) 比较器的输出。                      这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <b>padier</b> 位 0 为“0”时，唤醒功能是被关闭的。</p>
<p>VDD</p>		<p>正电源</p>
<p>GND</p>		<p>地</p>
<p>注意：IO：输入/输出；ST：施密特触发器输入；Analog：模拟输入引脚；CMOS：CMOS 电压基准位</p>		



## 4. 器件电气特性

### 4.1 直流交流电气特性

下列所有数据除特别标明外，都基于  $V_{DD}=5.0V$ ,  $f_{SYS}=2MHz$  的条件下获得。

符号	特性	最小值	典型值	最大值	单位	条件
$V_{DD}$	工作电压	2.0		5.5	V	
LVR%	低压重置公差	-5		5	%	
$f_{SYS}$	系统时钟(CLK)* = IHRC/2 IHRC/4 IHRC/8 ILRC	0 0 0	62K	8M 4M 2M	Hz	$V_{DD} \cong 3.0V$ $V_{DD} \cong 2.2V$ $V_{DD} \cong 2.0V$ $V_{DD} = 5.0V$
$V_{POR}$	上电复位电压	1.9	2.0	2.1	V	
$I_{OP}$	工作电流		0.3 13		mA uA	$f_{SYS}=IHRC/16=1MIPS@3.3V$ $f_{SYS}=ILRC=62kHz@3.3V$
$I_{PD}$	掉电模式消耗电流 (用 <i>stopsys</i> 命令)		0.5		uA	$f_{SYS}=0Hz$ , $V_{DD}=3.3V$
$I_{PS}$	省电模式消耗电流 (用 <i>stopexe</i> 命令)		3		uA	$V_{DD}=3.3V$ ; Band-gap, LVR, IHRC 关闭, ILRC 打开
$V_{IL}$	输入低电压	0		$0.1V_{DD}$	V	
$V_{IH}$	输入高电压	$0.8V_{DD}$ $0.6V_{DD}$		$V_{DD}$ $V_{DD}$	V	PA5 其他 IO 口
$I_{OL}$	IO 引脚输出灌电流 普通模式低驱动模式	10 3.5	14.5 5.0	19 6.5	mA	$V_{DD}=5.0V$ , $V_{OL}=0.5V$
$I_{OH}$	IO 引脚输出驱动电 流普通模式低驱动模 式	-7.5 -2.6	-10.5 -3.5	-13.5 -4.4	mA	$V_{DD}=5.0V$ , $V_{OH}=4.5V$
$V_{IN}$	输入电压	-0.3		$V_{DD}+0.3$	V	
$I_{INJ}(PIN)$	脚位的引入电流			1	mA	$V_{DD} + 0.3 \cong V_{IN} \cong -0.3$
$R_{PH}$	上拉电阻		100 220		K $\Omega$	$V_{DD}=5.0V$ $V_{DD}=3.3V$
$f_{IHRC}$	IHRC 输出频率 (校准后) *	15.76* 15.20*	16* 16*	16.24* 16.80*	MHz	@25°C $V_{DD}=2V\sim 5.5V$ , -20°C <Ta<70°C*
$f_{ILRC}$	ILRC 输出频率*		62*		KHz	$V_{DD}=5.0V$ , -20°C <Ta<70°C*





tINT	中断脉冲宽度	30			ns	V <sub>DD</sub> = 5.0V
VDR	数据存储器数据保存电压*	1.5			V	关机模式

符号	特性	最小值	典型值	最大值	单位	条件
tWDT	看门狗超时溢出时间		8k		ILRC 时钟周 期	misc[1:0]=00 (默认)
			16k			misc[1:0]=01
			64k			misc[1:0]=10
			256k			misc[1:0]=11
tSBP	系统开机时间 (快速开机)		780 780		us	@ V <sub>DD</sub> =5V @ V <sub>DD</sub> =2.5V
	系统开机时间 (正常开机)		47 47		ms	@ V <sub>DD</sub> =5V @ V <sub>DD</sub> =2.5V
tWUP	快速唤醒下的唤醒时间 (misc.5=1)		32		T <sub>ILRC</sub>	T <sub>ILRC</sub> 为 ILRC 振荡周期
	普通唤醒下的唤醒时间 (misc.5=0)		2048		T <sub>ILRC</sub>	T <sub>ILRC</sub> 为 ILRC 振荡周期
trST	外部复位脉冲宽度	120			us	@ V <sub>DD</sub> =5V
CPos	比较器偏压*		±10	±20	mV	
CPcm	比较器共模输入电压*	0		V <sub>DD</sub> +1.5	V	
CPspt	比较器响应时间*		100	500	ns	上升沿和下降沿一样
CPmc	比较器模式改变稳定时间		2.5	7.5	us	
CPcs	比较器电流消耗		20		uA	V <sub>DD</sub> = 3.3V

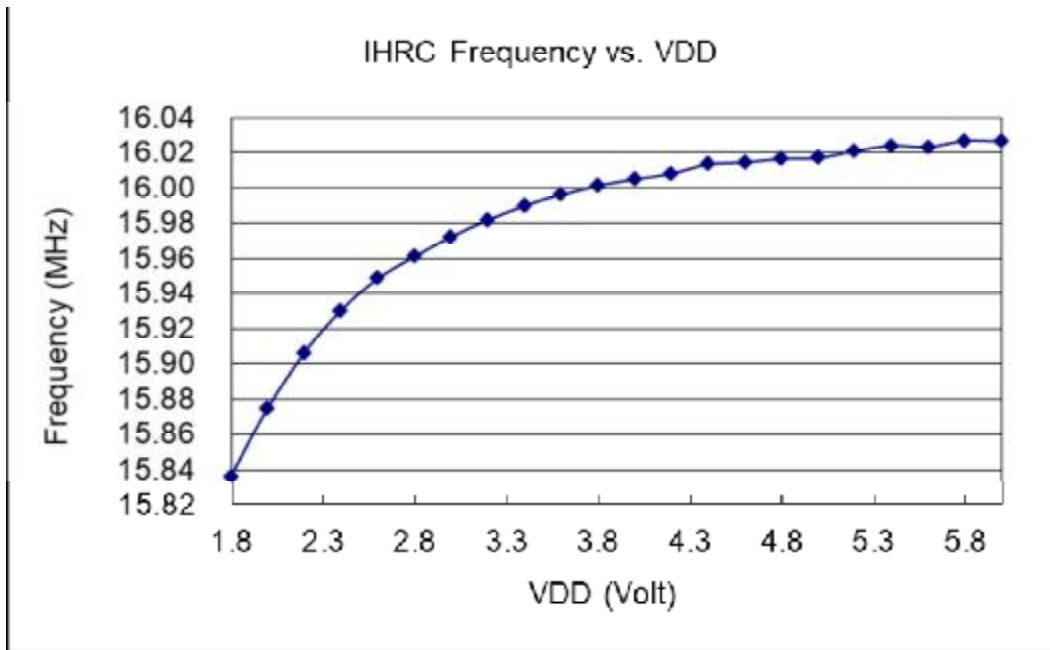
\* 这些参数是设计参考值，并不是每个芯片测试结果。

## 4.2 工作范围

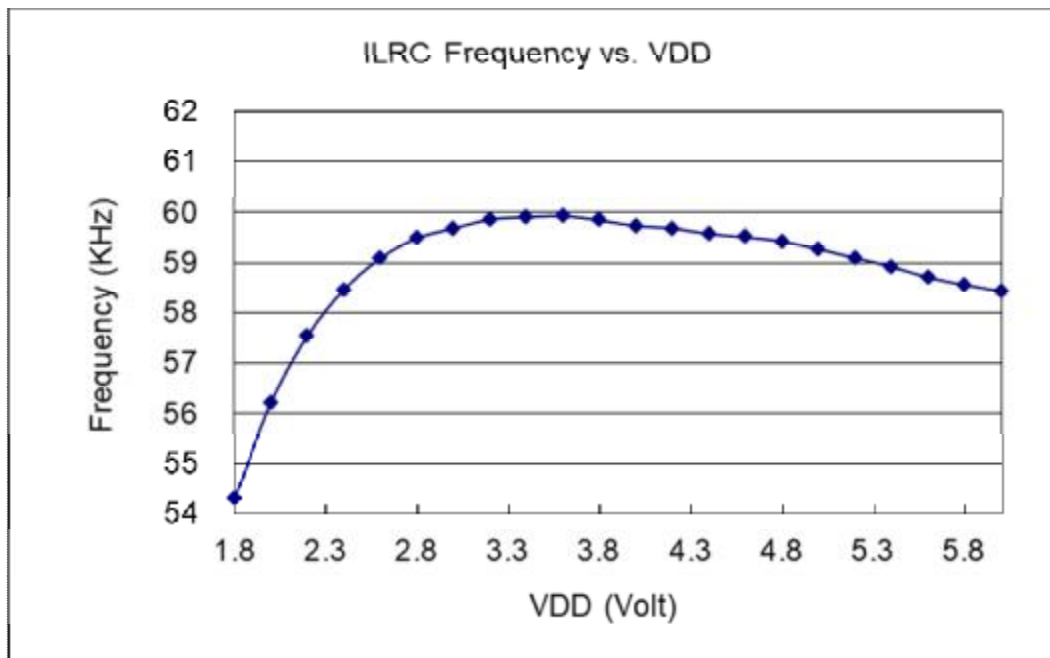
- I 电源电压 ..... 2.0V ~ 5.5V (最高 5.5V) 如果输入电压高过 5.5V, 可能造成 IC 损坏
- I 输入电压 ..... -0.3V ~ V<sub>DD</sub> + 0.3V
- I 工作温度 ..... -20°C ~ 70°C
- I 储藏温度 ..... -50°C ~ 125°C
- I 结点温度 ..... 150°C



### 4.3 IHRC 频率与 VDD 关系曲线图（校准到 16MHz）

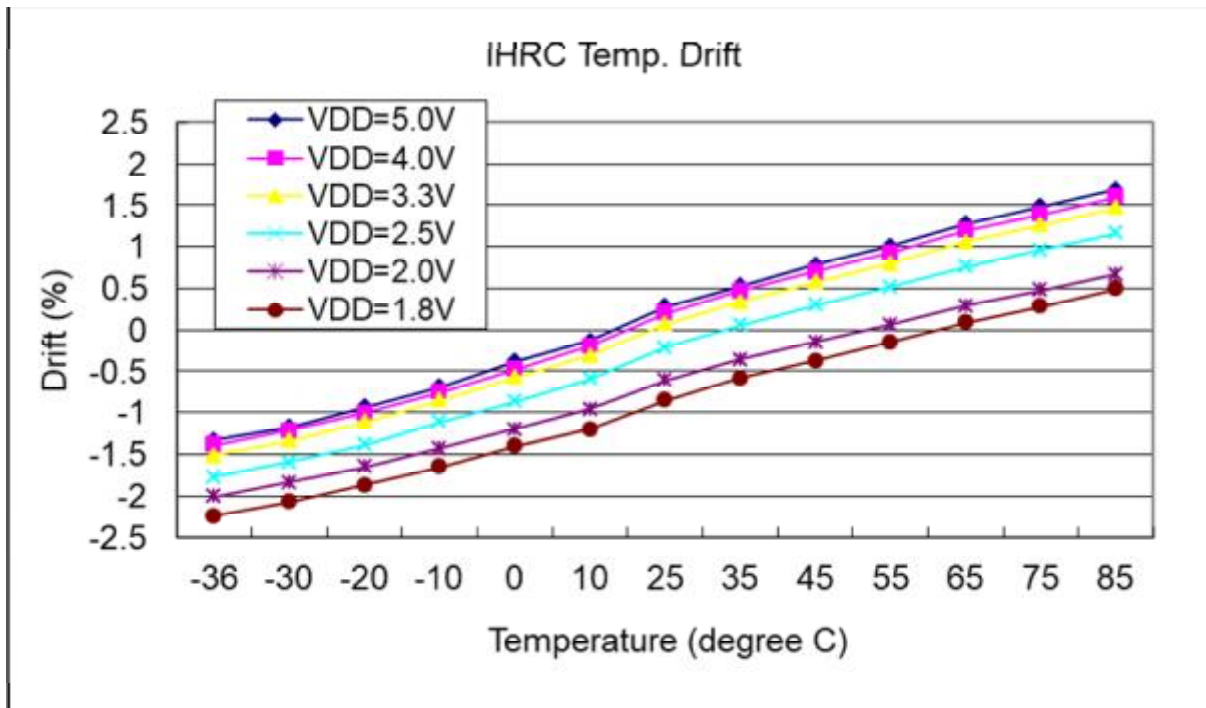


### 4.4 ILRC 频率与 VDD 关系曲线图

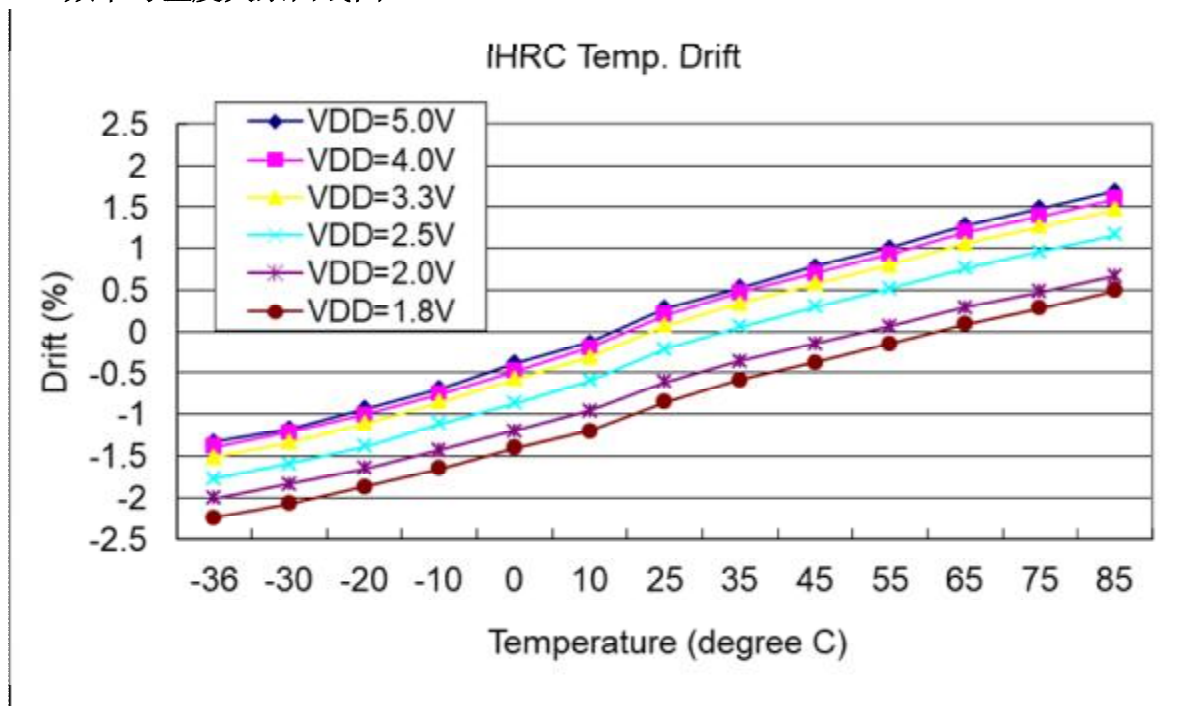




#### 4.5 IHRC 频率与温度关系曲线图（校准到 16MHz）



#### 4.6 ILRC 频率与温度关系曲线图

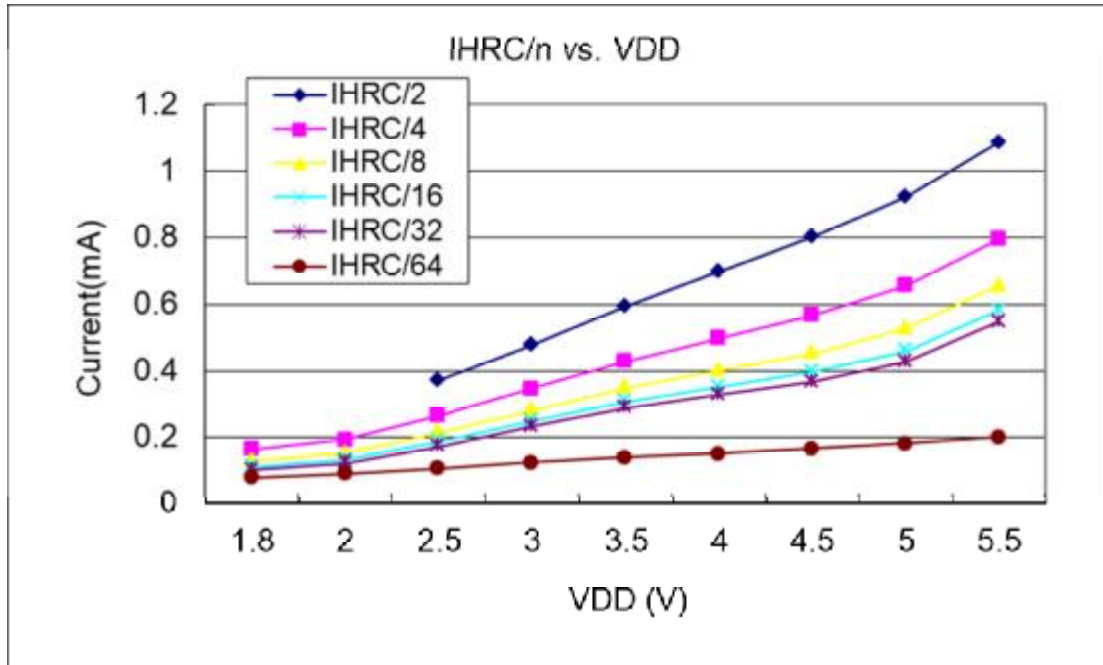




#### 4.7 工作电流与 VDD、系统时钟 CLK=ILRC/n 曲线图

条件: 开启的硬件模块: Band-gap, LVR, ILRC, T16; 关闭的硬件模块: IHRC ;

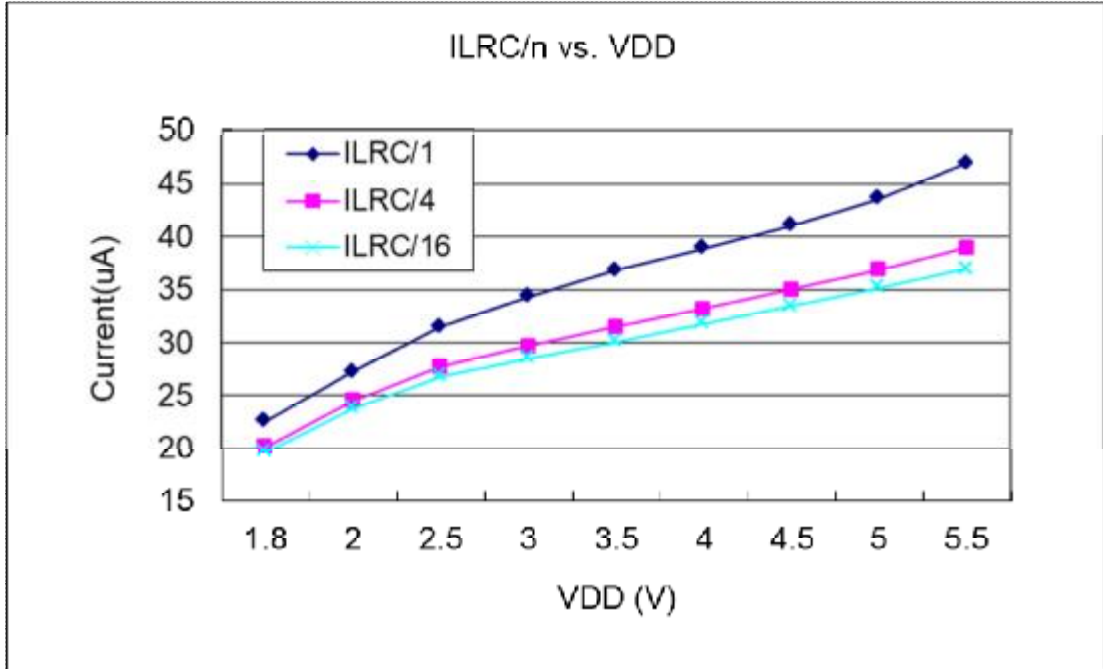
IO 引脚: PA0 以 0.5Hz 频率高低电压交换输出, 无负载; 其它引脚: 设为输入且无空接



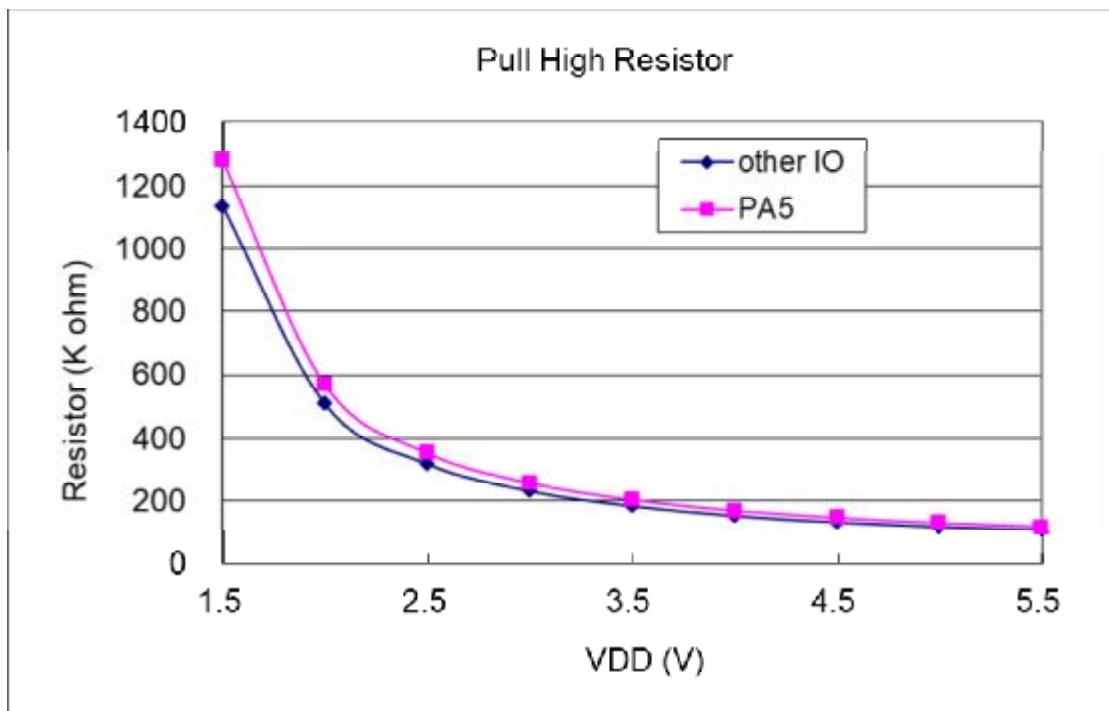


### 4.8 工作电流与 VDD、系统时钟 CLK=ILRC/n 曲线图

条件=>开启的硬件模块: T16; 关闭的硬件模块: Band-gap, LVR, ILRC, IHRC;  
IO 引脚: PA0 以 0.5Hz 频率的 PWM, 无负载; 其他引脚: 设为输入且不悬空

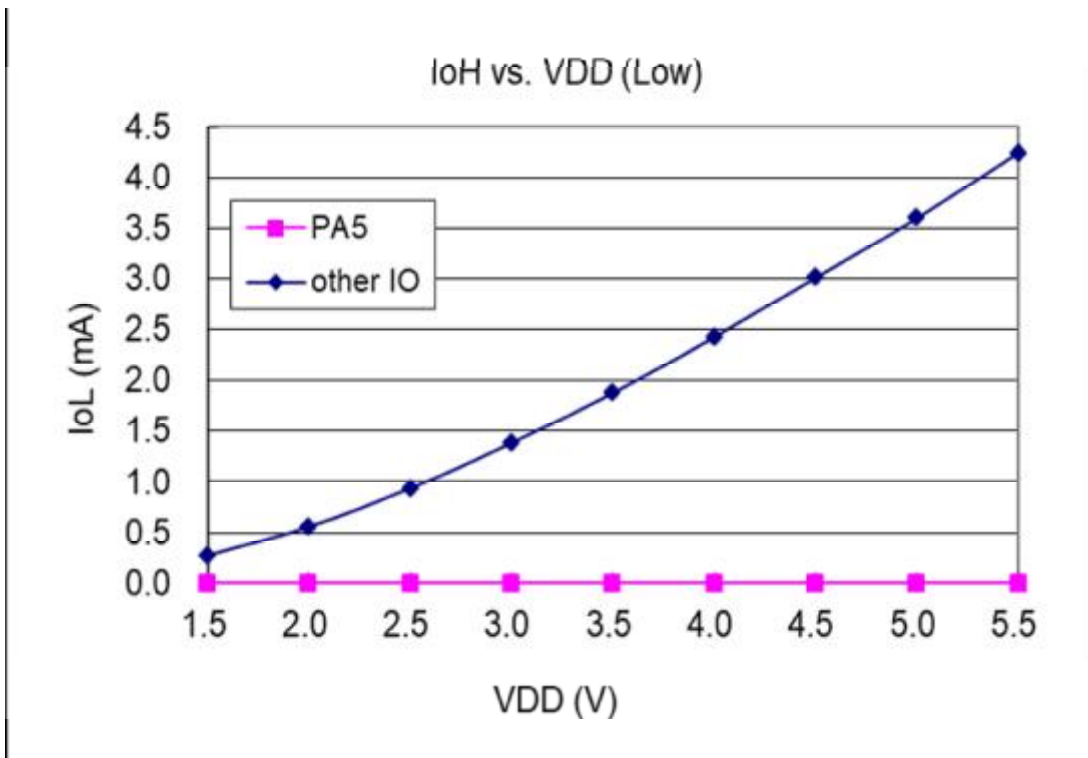
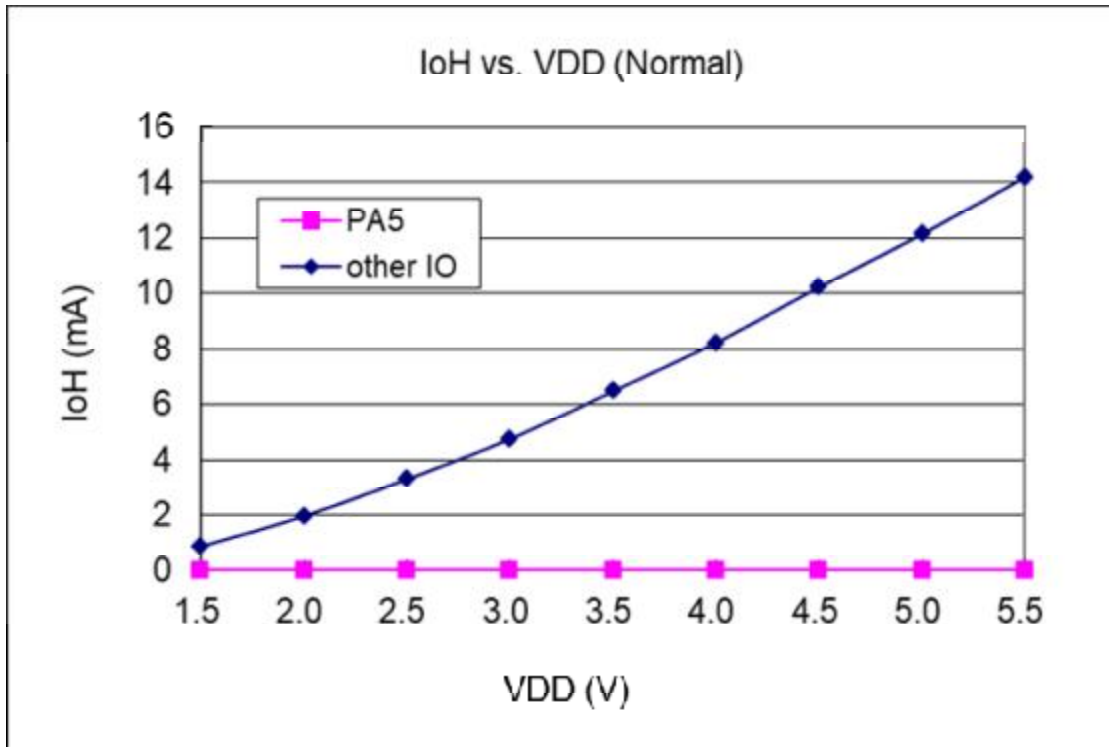


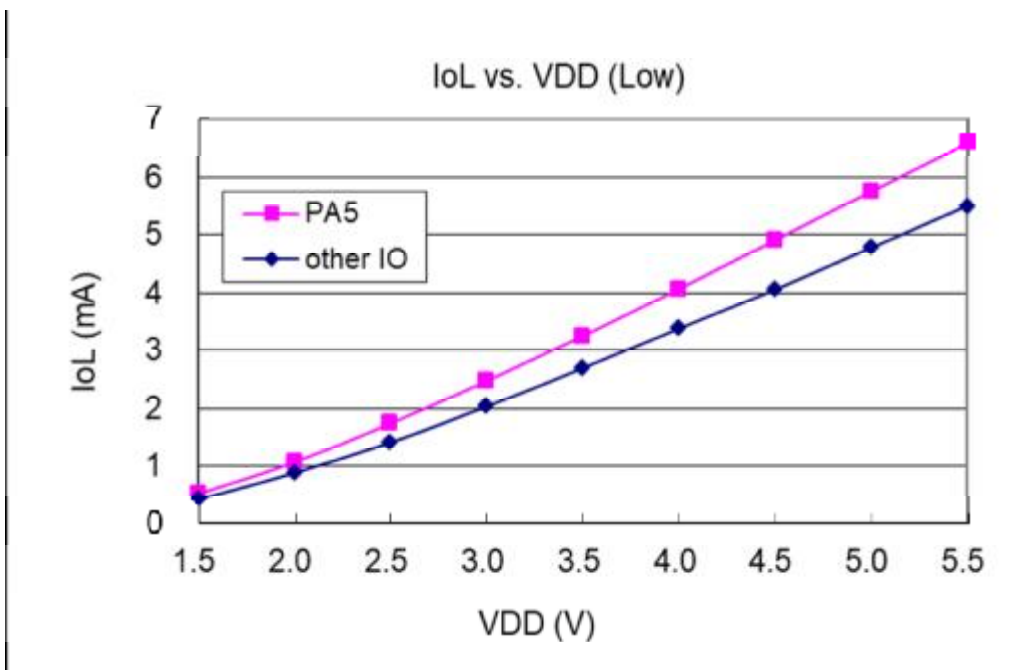
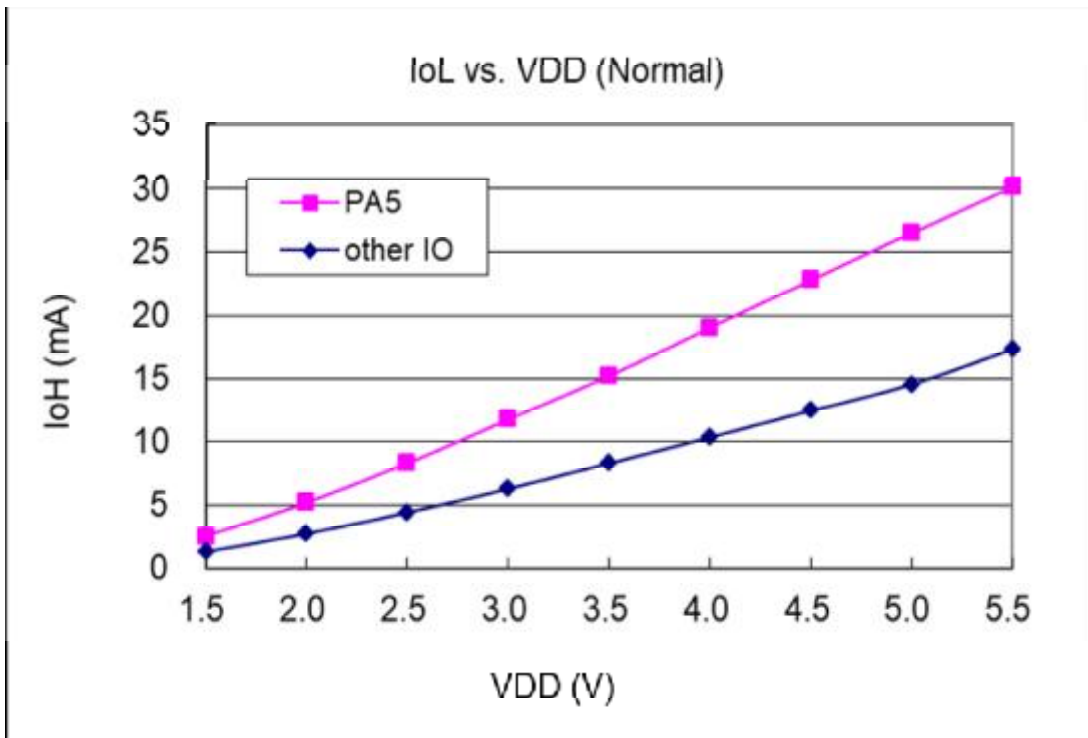
### 4.9 引脚拉高电阻曲线图





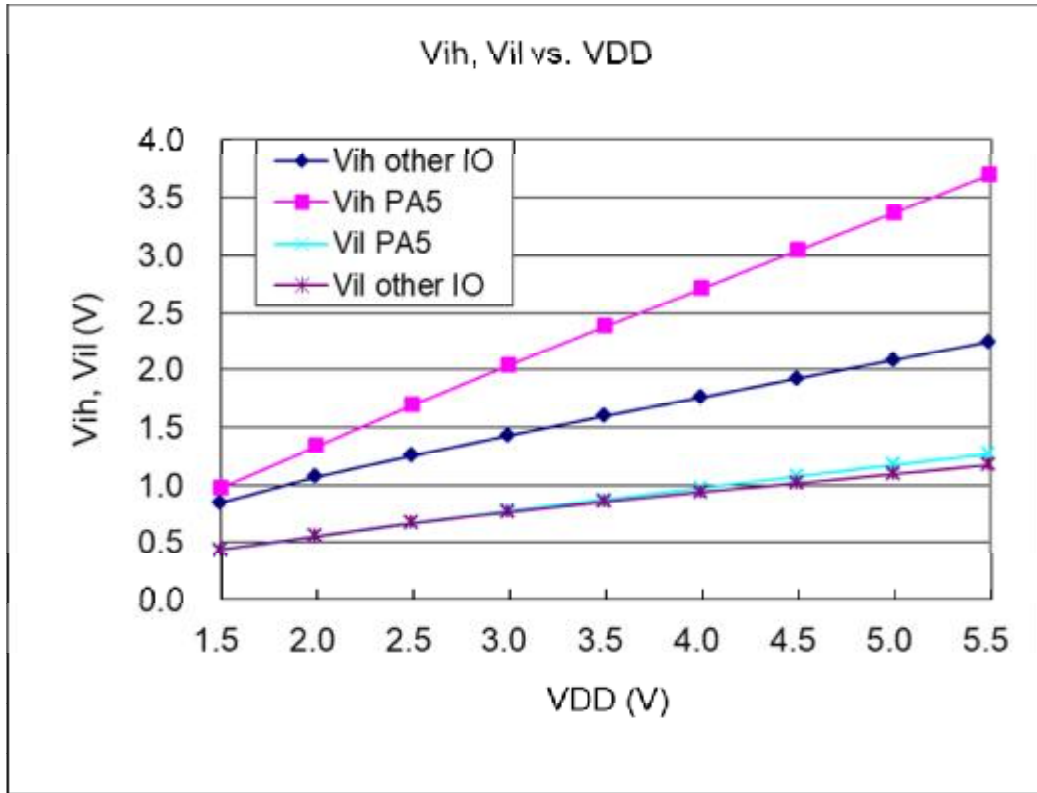
#### 4.10 引脚输出驱动电流(IoH)与灌电流(IoL) 曲线图



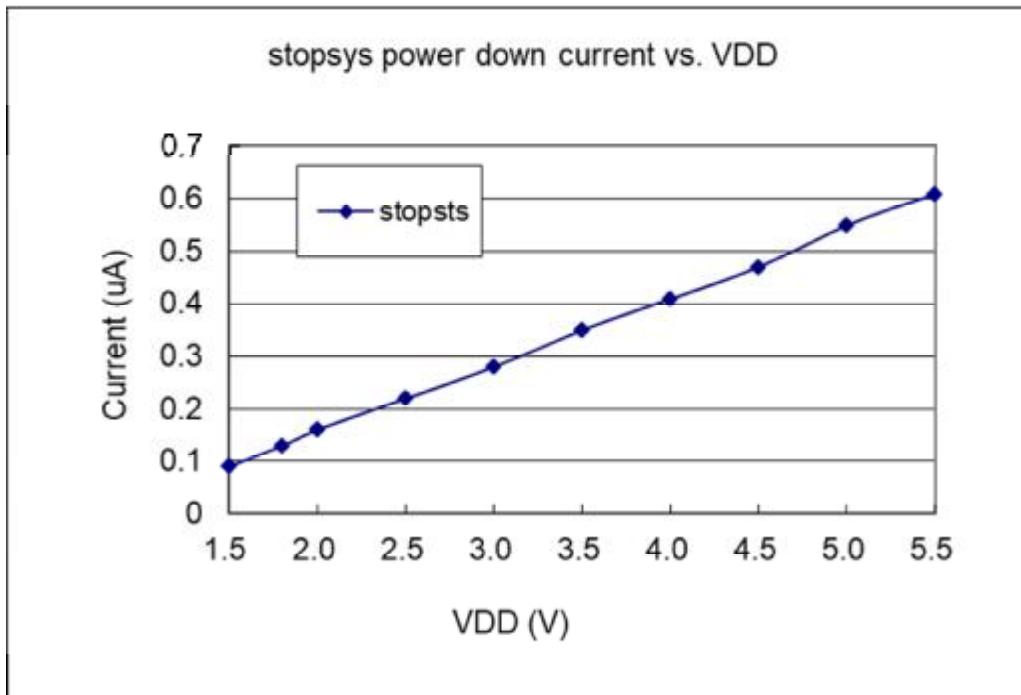




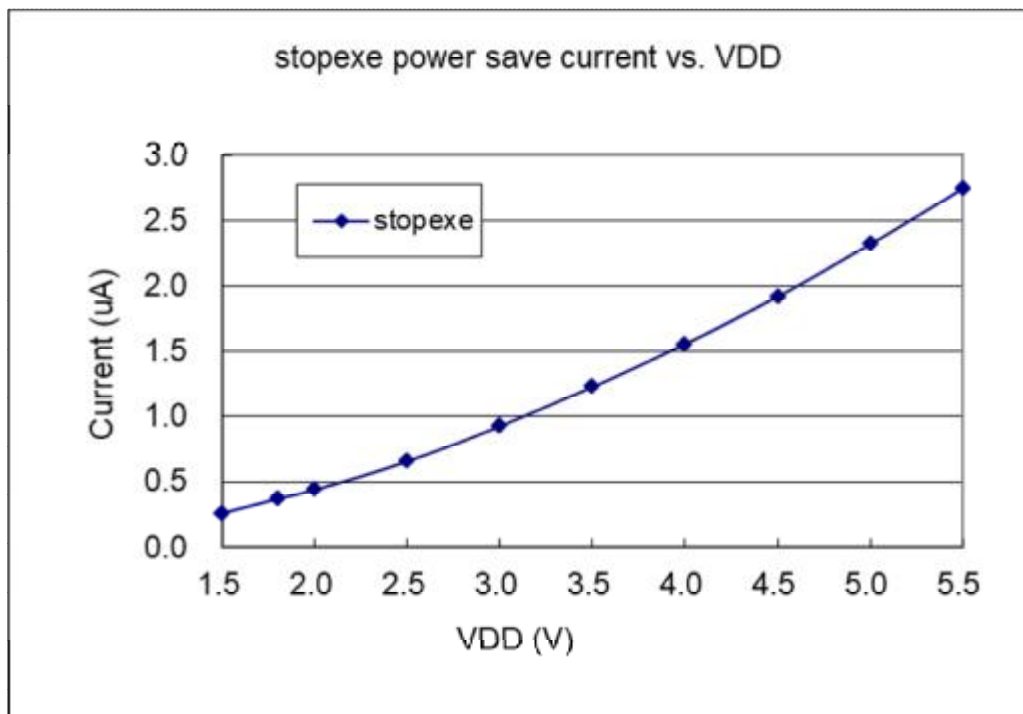
### 4.11 引脚输出输入高电压与低电压( $V_{IH} / V_{IL}$ ) 曲线图



### 4.12 省电模式和掉电模式消耗电流







### 4.13 内部 P-MOS 管工作参数

( $T_a=25^{\circ}\text{C}$ )

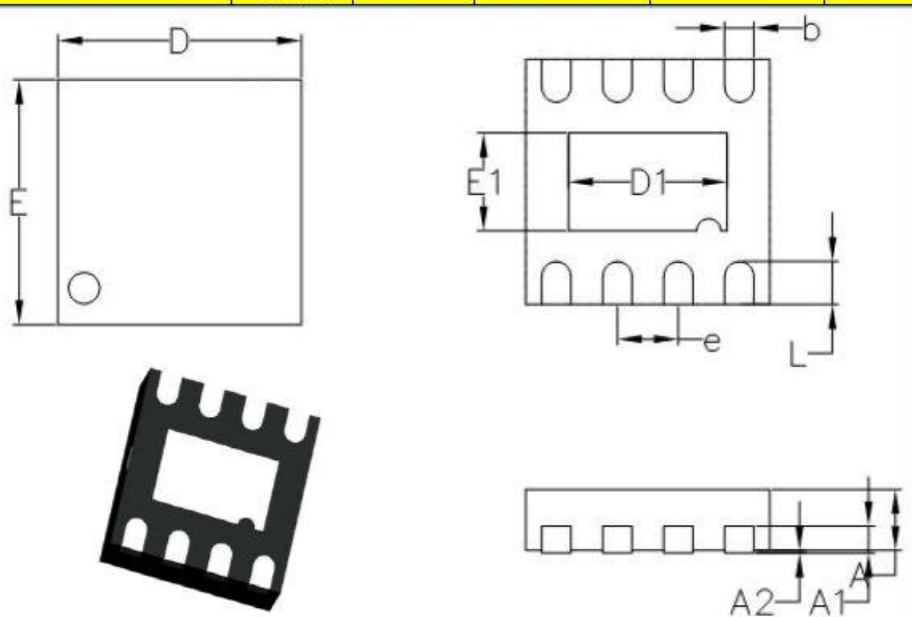
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Units
$BV_{DSS}$	Drain-Source Breakdown Voltage	$V_{GS}=0V, I_D=250\mu A$	-20	-	-	V
$R_{DS(ON)}$	Static Drain-Source On-Resistance	$V_{GS}=-4.5V, I_D=-1A$	-	130	169	m
		$V_{GS}=-2.5V, I_D=-1A$	-	190	247	
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS}=V_{GS}, I_D=-250\mu A$	-0.5	-0.7	-0.9	V
$I_{DSS}$	Drain-Source Leakage Current	$V_{DS}=-20V, V_{GS}=0V$	-	-	-1	$\mu A$
$I_{GSS}$	Gate Leakage Current, Forward	$V_{GS}=\pm 10V, V_{DS}=0V$	-	-	$\pm 100$	nA
$T_J, T_{STG}$	Operating and Storage Temperature	-55 to 150°C Max				



## 5. 封装尺寸

DFN2.0\*2.0\*0.5-8L 产品外形图

封装形式	引线框架		产品尺寸mm (长*宽*厚)	脚仔 (Pitch) 间距mm	脚仔数量	芯片基岛尺寸 (Die Pad) mm
	材料	厚度				
DFN2.0*2.0-8L	PPF, 镀 NiPdAu	0.2mm	2.0*2.0*0.5	0.5	8L	1.5*1.0



NOTE: ALL DIMENSIONS IN MM

	MIN	NOM	MAX
D	1.95	2.00	2.05
E	1.95	2.00	2.05
D1	1.25	1.30	1.35
E1	0.75	0.80	0.85
L	0.30	0.35	0.40
b	0.19	0.24	0.29
e	0.50BSC		
A	0.45	0.50	0.55
A1	0.20REF		
A2	0.00		0.05